

## ОСОБЕННОСТИ ФОРМИРОВАНИЯ КОМПЛЕМЕНТАРНЫХ ТРАНЗИСТОРОВ ДЛЯ ИМС С ДИЭЛЕКТРИЧЕСКОЙ ИЗОЛЯЦИЕЙ ЭЛЕМЕНТОВ

В работе оптимизированы процессы селективной эпитаксии слоев кремния на структурах  $\text{Si-SiO}_2\text{-Si}^*$ , процессы формирования диэлектрической изоляции и диффузионных областей комплементарных биполярных транзисторных структур. При формировании диэлектрической изоляции элементов ИМС проводится окисление границы между эпитаксиальными слоями эпитаксиального  $\text{Si}$  и  $\text{Si}^*$ , расположенной под углом  $55^\circ$  к поверхности. В этом случае градиент механических напряжений направлен или к краевой области объема  $\text{Si}$  или в объем слоя  $\text{Si}^*$  и образование механических напряжений достаточных для генерации дефектов в слое эпитаксиального  $\text{Si}$  не происходит. При толщине эпитаксиальной пленки 3,0–4,0 мкм характеристики комплементарных транзисторов составили величины  $U_{\text{ке}} > 20$  В и  $\beta \geq 60$ .

В настоящее время количество полупроводниковых приборов и интегральных схем, изготавливаемых на структурах кремния на изоляторе (КНИ) увеличивается по степенной зависимости. Для изготовления структур КНИ применяют различные технологические маршруты. При этом используются такие процессы как рекристаллизация слоя кремния, формирование изолирующего слоя с помощью окисления пористого кремния, молекулярно-лучевая эпитаксия на пористом кремнии, имплантация ионов кислорода (азота) в кремниевую подложку, сращивание кремниевых пластин с формированием тонкого изолированного слоя кремния. Smart-cut технология, например, включает такие технологические процессы как имплантация ионов водорода (приборная пластина), активация поверхности и сращивания приборной и опорной пластин кремния, отжиг кремниевых пластин при температуре  $450^\circ\text{C}$ , стимулирующий образование структурных нарушений, по слою которых производится скалывание и полирование кремния.

В статье рассматривается метод изготовления структур КНИ, который, не получив широкого распространения, тем не менее является интересным для разработки и изготовления специализированных схем, микромеханических устройств и датчиков [1–5].

Необходимость получения малых значений величин токов утечки ИМС  $-I_0 < 10 \dots 100$  мкА, высокой частоты обмена сигналами информации, высоких коэффициентов усиления ( $\beta \geq 60$ ) сигналов разной полярности и больших импульсных токов коллектора ( $I_{\text{к}}=0,5$  А) биполярных транзисторов в активном режиме обуславливает необходимость разработки конструкции и технологии формирования комплементарных вертикальных транзисторов с обеспечением указанных характеристик.

При разработке радиационно-стойких ИМС с малыми токами утечек возможно применение кремниевых структур с диэлектрической изоляцией (КСДИ). Технология формирования КСДИ с использованием толстых пленок  $\text{Si}^*$  из-за образования механических напряжений

ограничена использованием подложек диаметром 76 мм. По такой технологии достаточно сложно получить транзисторные структуры ИМС в слоях кремния толщиной 2–4 мкм. Возможность технологического формирования и использование слоев кремния с определенными параметрами и толщиной в 2–4 мкм при отсутствии многократной перекомпенсации примесей было достигнуто за счет объединения технологии КСДИ с технологией «ЛОКОС» [1]. При этом за счет точного управления процессом эпитаксии на пластинах КСДИ формировались слои монокристаллического эпитаксиального кремния необходимой толщины. Создание указанных структур позволило разработать ИМС на основе комплементарных вертикальных транзисторных структур с диэлектрической изоляцией с требуемыми частотными и вольт-амперными характеристиками. Оптимизация маршрута изготовления структур, рассмотренных в работе [1], позволила улучшить параметры комплементарных транзисторов и разрабатываемых на их основе ИМС.

Целью данной работы является оптимизация технологии и конструкции комплементарных транзисторов с диэлектрической изоляцией с  $U_{\text{ке}} \geq 20$  В, импульсными токами в прямом направлении питания 0,5 А через один из транзисторов, с токами утечки ИМС менее 100 мкА при температуре  $125^\circ\text{C}$ .

Основная часть исследований. Технология изготовления структур с вертикальными комплементарными транзисторами опробовалась при изготовлении ИМС передатчика и 2-канального дифференциального приемника сигналов в коде «с возвращением к нулю» (RZ по отраслевому стандарту «ARNIC-429»).

Назначение предложенной системы передачи сигналов – реализация физического уровня межприборного интерфейса бортового пилотажно-навигационного комплекса. Система обеспечивает обмен цифровой информацией в широком диапазоне скоростей передачи с восстановлением на приемном конце импульсов синхронизации. В качестве линейного кода выбран код RZ, что

обеспечивает восстановление импульсов синхронизации непосредственно из входного информационного потока. Разновидность кода – двухфазный с передачей по физической линии «витая пара в экране» с волновым сопротивлением 400 Ом. Свойства трехуровневого кода с возвращением к нулю в варианте двухфазного передатчика, который работает на симметричную линию «витая пара в экране», и дифференциального приемника, разрешают решить многие проблемы, которые возникают при применении других кодов. Для уменьшения уровня приведенных напряжений в других цепях при общей прокладке коммуникаций на борту информационные импульсы имеют симметричную трапецевидную форму, при этом уменьшаются как емкостные наводки на другие цепи, так и электромагнитные поля, которые возникают при передаче информационных импульсов. Соответственно, уменьшается уровень наводок в линии от внешних электромагнитных полей, что и определяет повышенную помехоустойчивость систем передачи информации, построенных по данной идеологии. Так, например, в ходе испытаний на надежность разработанных микросхем неоднократно подтверждалась величина вероятности ошибок менее чем  $10^{-9}$  в условиях имитации реальных условий работы на борту (от параметров сети энергоснабжения и электромагнитной обстановки). Высокую оценку получили и такие свойства систем, как стойкость при влиянии грозных разрядов.

Подготовка структур к эпитаксии. На исходных пластинах Si(100) p-типа проводимости листовым легированием формировались области  $p^{+}_{cc1}$  скрытого слоя p-n-p-транзисторов. КСДИ получали путем травления в горячей щелочи KOH канавок на глубину 14–15 мкм, окисления структур, осаждения пленки поликристаллического кремния толщиной 270 мкм, полирования монокристаллического кремния до вскрытия канавок. На поверхнос-

ти КСДИ формируют скрытые слои  $p^{+}_{cc2}$  и  $n^{+}_{cc}$ . Скрытый слой  $p_{cc2}$  формируют диффузией бора в областях глубокого коллектора p-n-p-транзисторов, а  $n_{cc}$  формируют диффузией или ионным легированием сурьмы.

Исследование процессов эпитаксии. При разработке ИМС проводилось исследование процессов локальной эпитаксии монокристаллического кремния с формированием локальной изоляции «ЛОКОС», которая соединяется с диэлектрической изоляцией КСДИ. Эпитаксия монокристаллического кремния проходит селективно в областях монокристаллического кремния Si. В процессе локальной эпитаксии [1] формировалась пленка монокристаллического кремния n-типа проводимости, легированная примесями фосфора с удельным сопротивлением 2 Ом·см. Эволюция рельефа поверхности в различных областях КСДИ изучалась при помощи растровой электронной микроскопии [1]. На рис. 1 показаны схемы структур ИМС после эпитаксии и формирования локальной боковой изоляции, которая срачивается с объемной изоляцией КСДИ. В областях над карманами из монокристаллического кремния Si (100) формируется эпитаксиальный монокристаллический кремний (эпи-Si). Над областями из  $Si^{*}$  и  $SiO_2$  изоляции первого уровня осаждается эпитаксиальный поликристаллический кремний эпи- $Si^{*}$ . При температуре эпитаксии 1050°C толщина эпи- $Si^{*}$  представляет величину от  $H_0/2$  до  $2H_0/3$ , где  $H_0$  толщина эпи-Si. Уменьшение толщины  $Si^{*}$  наблюдается на границе с монокристаллическим кремнием и в областях с большой плотностью монокристаллического эпи-Si, что можно объяснить концентрационными отличиями газовых потоков вследствие преобладающей скорости роста эпи-Si в направлении [100]. Толщина эпитаксиального кремния над областями окисла кремния изоляции подложки КСДИ составляет  $\sim 1/3H_0$  толщины эпитаксиального монокристаллического кремния. Исследования кинетики селектив-

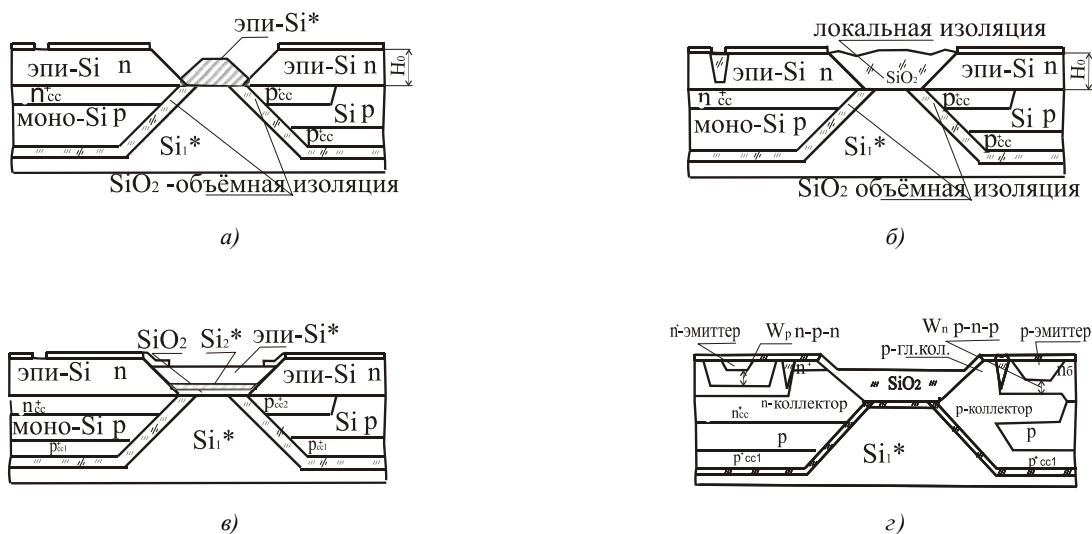


Рис. 1. Схема структур: а) формирование эпитаксиальных пленок поликристаллического кремния с W-подобным рельефом; б) формирование локальной изоляции; в) формирование эпитаксиальных пленок поликристаллического кремния с дополнительными пленками  $SiO_2$  и  $Si_2^{*}$ ; г) структура комплементарных транзисторов

ных процессов осаждения эпитаксиального кремния на структурах КСДИ в зависимости от температуры и состава рабочей смеси приведены в работе [1] на основании которых выбран режим эпитаксии при 1050°C. Скорость роста пленки составляет 100 нм/мин.

При температуре эпитаксии в 1050°C формирование эпитаксиального кремния на поверхности SiO<sub>2</sub> объемной изоляции происходит в основном за счет роста и увеличения объема от соседних боковых поверхностей поликристаллического кремния с одной стороны и монокристаллического кремния с противоположной стороны (рис. 1, а). Вследствие наличия двух областей SiO<sub>2</sub>, разграниченных Si\* и кинетических отличий роста пленок эпитаксиального поликристаллического кремния Si\* над разными материалами в области изоляции КСДИ структур, при эпитаксии формируется W-подобный рельеф поверхности [1–3]. Впадины W-подобного рельефа формируются над областями SiO<sub>2</sub> (рис. 1). Такой рельеф при толщине пленки ≤ 2 мкм позволяет проводить процесс окисления и формирования SiO<sub>2</sub> локальной изоляции без дополнительного формирования углублений.

Количество создаваемых дефектов, как при эпитаксии и формировании локальной изоляции, так и при формировании транзисторных структур является минимальным по сравнению с другими известными методами формирования КНИ структур, которые рассмотрены в табл. 1.

При локальном эпитаксиальном росте монокристаллического кремния образующаяся развитая граница карманов является геттером, который поглощает имеющиеся или зарождающиеся кристаллографические дефекты. В дальнейшем планируется применение разработанных технологий на структурах, на которых устраняется или значительно уменьшается образование механических напряжений, что позволит снять ограничения по диаметру подложек.

В разработанной технологии эпитаксиальный рост областей монокристаллического кремния происходит локально и с наклоном в 55°, а рост областей поликристаллического кремния происходит путем встраивания частиц эпи-Si\* на уже сформированной пленке эпитаксиального монокристаллического кремния (эпимоно-Si), что обеспечивает формирование области сращивания с относительно малыми механическими напряжениями. Последующее окисление границы раздела пленок эпимоно-Si и эпи-Si\* при формировании локальной боковой изоляции элементов и ее сращивание с объемной изоляцией основания из КСДИ позволяет формировать

полную изоляцию элементов в тонкой эпитаксиальной пленке. Окисляемая граница эпимоно-Si и эпи-Si\* расположена под углом и градиент механических напряжений направлен или к поверхности или в объем пленки эпи-Si\*. При этом релаксация механических напряжений происходит в менее прочной и более быстро окисляемой пленке эпи-Si\*. Это позволяет уменьшить величину механических напряжений, возникающих при росте локальной пленки термического окисла кремния, и устранить на этом этапе генерацию кристаллографических дефектов. При росте эпитаксиальной пленки также отсутствует образование дефектов с глубокими энергетическими уровнями в запрещенной зоне.

Технология формирования ИМС с диэлектрической изоляцией, полученная за счет объединения разных технологий, позволила достигнуть величины токов утечки ИМС на уровне или менее единицы микроампера. Малый уровень токов утечки обеспечивается малой концентрацией исходных дефектов после эпитаксии и наличием условий, которые приводят к уменьшению генерации дефектов, которые обычно образуются во время формирования локальной изоляции из окисла кремния.

С целью расширения технологических и конструктивных возможностей создавались структуры с увеличенной толщиной слоя эпитаксии до 2,8–4,0 мкм. Перед эпитаксией в области изоляции создавались дополнительные пленки окисла кремния и поликристаллического кремния как это показано на рис. 1, в [1]. Защита поликристаллическим кремнием поверхности пленки SiO<sub>2</sub> позволяет проводить осаждение эпитаксиальной пленки более равномерно. При толщине пленки эпи-Si\* 2,0 мкм проводят ее травление на глубину в 1,0 мкм. Травление канавок эпи-Si\* осуществляют в КОН. Травление селективно по отношению к боковым поверхностям эпимоно-Si. Одновременно формируют канавки под спейсеры, отделяющие области глубокого коллектора и базы транзисторов на поверхности эпимоно-Si, что позволяло уменьшить поверхностные междуэлементные расстояния и площадь кристалла в целом. При травлении и окислении используют маску из пленок нитрида и окисла кремния, причем маска может закрывать края областей эпи-Si\* на толщину окисления.

Формирование локальной изоляции проводилось на установке «Термоком» при температуре 1000°C и давлении 10 атм, при этом учитывалось, что скорость окисления эпи-Si\* превышает скорость окисления эпимоно-Si. Формирование в области локальной изоляции перед

Таблица 1. Сравнение дефектности КСДИ структур, формируемых разными технологиями

Параметры	Simox (имплантация кислорода, формирование скрытой изоляции SiO <sub>2</sub> )	Smart-cut (имплантация протонов, сращивание, термообработка и скалывание Si)	Eltran (сращивание пластин Si)	Эпитаксия на КСДИ, локальное окисление слоя эпитаксиального кремния
Плотность дефектов, см <sup>-2</sup> : – в приборном слое; – в слое изоляции.	10 <sup>4</sup> –10 <sup>6</sup> >10 <sup>1</sup>	< 10 <sup>2</sup> <0,1	< 10 <sup>2</sup> <0,1	<10 <0,1
Максимальный диаметр, мм	100–300	100–300	100–300	76

эпитаксией пленки  $\text{SiO}_2$  и  $\text{Si}^+$  позволяет за счет выбора необходимой толщины дополнительной пленки  $\text{SiO}_2$  корректировать уровень поверхности локального  $\text{SiO}_2$  изоляции ИС относительно уровня поверхности эпи-Si [4].

В ходе эпитаксиального роста кремния рассматривались процессы автолегирования и обратной диффузии примеси, которые определяют итоговую толщину слаболегированной пленки и влияют на значение напряжения  $U_{ке}$ . Для рассматриваемых удельных сопротивлений структур для р-п-р-транзисторов в незначительной степени характерны процессы обратной диффузии фосфора, что вместе с возможностью формирования углубленного скрытого слоя  $p^{+}_{cc1}$  позволяет формировать структуры со значительной величиной  $U_{ке}$ . Процессы автолегирования имеют важное значение для получения  $U_{ке}$  n-р-п-транзисторов. Эти значения  $U_{ке}$  можно улучшить путем корректировки распределения легирующей примеси скрытого слоя, например, для процессов ионного легирования сурьмой с энергией ионов  $E \geq 150$  кэВ.

При разработке и оптимизации процесса эпитаксии были определены следующие параметры эпитаксиальной пленки и технологического процесса: толщина 3,0–4,0 мкм, удельное сопротивление 2,0 Ом·см, температура процесса 1050°C, скорость роста 100 нм/мин.

Формирование комплементарных транзисторов. На рис. 2 показана конструкция р-п-р- транзистора, а на рис. 3 показана конструкция n-р-п- транзистора.

Конструкция вертикальных транзисторов (рис. 1–3) предусматривает формирование для р-п-р-транзисторов глубоких коллекторов, диффузионные области которых формируют автолегированием примеси бора из скрытого слоя  $p^{+}_{cc2}$  и поверхностного легирования эпитаксиального кремния из газовой фазы. Для уменьшения сопротивления и времени диффузии возможно использование приповерхностных боковых поверхностей области эпимоно-Si [4].

Конструкция р-п-р-транзисторов предусматривает формирование базы в слое кремния эпитаксиальной пленки, а для формирования базы n-р-п- транзисторов используется более низкоомные области легированного бором кремния. Временное моделирование высокотемпературных технологических процессов осуществлялось таким образом, чтобы к окончанию разгонки эмиттеров транзисторов происходило соединение примеси исходного скрытого  $p^{+}$ -слоя с примесью поверхностного  $p^{+}$ -слоя, которые совместно создают область глубокого коллектора р-п-р-транзистора. Концентрации примесей, геометрические размеры базовых областей и эмиттеров транзисторов обеспечивали необходимые пробивные, усилительные и мощностные характеристики транзисторов.

Формирование эмиттерных областей необходимо проводить с максимально высокой концентрацией легирующих примесей для обеспечения максимальных значений коэффициентов инжекции, что позволяет получить высокие значения коэффициентов усиления. Для получения высокой концентрации легирующей примеси бора при формировании эмиттеров р-п-р-транзисторов исследовались различные процессы загонки и раз-

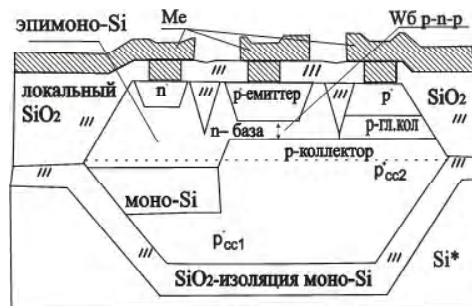


Рис. 2. Схема расположения слоев р-п-р- транзистора

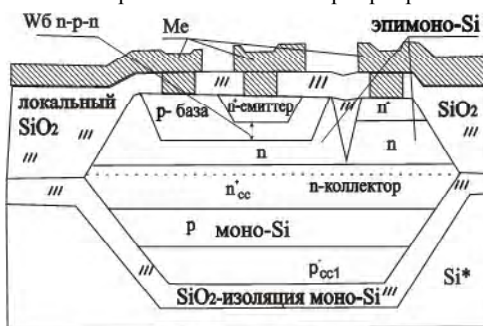


Рис. 3. Схема расположения слоев n-р-п- транзистора

гонки примеси. Опробовались различные газообразные борсодержащие диффузенты, твердые источники диффундирующей примеси в виде пластин нитрида бора, а также применялись процессы ионного легирования. Хорошие результаты были получены для процессов диффузии из трехфтористого бора и из твердых источников. Наиболее воспроизводимые и в то же время высокие значения коэффициентов усиления р-п-р-транзисторов были получены для структур с ионным легированием. Подобная оптимизация технологических процессов проводилась и при диффузии примеси фосфора для процессов формирования эмиттеров n-р-п- транзисторов. В этом случае хорошая воспроизводимость и необходимые коэффициенты усиления достигнуты для технологии диффузии с применением треххлористого фосфора.

При формировании ИМС применялись процессы ионного легирования р- эмиттеров ионами бора дозой в 1400 мкКл/см<sup>2</sup> на образец. При разгонке бора получены коэффициенты усиления р-п-р-транзисторов  $\beta_{p-n-p} = 60$  и пробивные напряжения  $U_{ке} \geq 25$  В. Применение ионного легирования р-эмиттеров позволило улучшить характеристики транзисторов, рассматривавшихся ранее в работе [1]. При формировании эмиттера n-р-п-транзистора применялся отжиг при температуре 950°C в течение 10 минут. После этого проводилось вскрытие контактных окон и последующие операции для формирования металлизации и ее защиты.

Основными критериями при оптимизации технологии изготовления транзисторов являлись значения пробивного напряжения коллектор-эмиттер  $U_{ке}$  не менее 20 В. По результатам оптимизации технологического маршрута с учетом описанных выше технологических особенностей были получены следующие характерис-

тики транзисторів: для p-n-p-транзистора:  $U_{ке} \geq 25$  В,  $\beta \geq 100$ ; для p-n-p-транзистора:  $U_{ке} \geq 25$  В,  $\beta \geq 60$ .

Висновки. В результаті оптимізації розробленої технології отримані ІМС з діелектричною ізоляцією, де величини пробивних напруг і коефіцієнтів посилення при товщині епітаксильної плівки 3,0–4,0 мкм для p-n-p- і n-p-n-транзисторів склали  $U_{ке} > 20$  В і  $\beta \geq 60$ . При максимальному імпульсному колекторному тоці 0,5 А отримані величини токів утечки функціонуючих ІМС на рівні одиниці мікроампера при температурі 125°C.

### СПИСОК ЛІТЕРАТУРИ

1. Горбань, А. Н. Розробка конструкції і технології комплементарних транзисторів для радіаційностійких ІС / А. Н. Горбань, В. В. Кравчина // Технологія і конструювання в електронній апаратурі. – № 3. – 2011. – С. 23–27.
2. Спосіб виготовлення кремнієвих структур з діелектричною ізоляцією: а.с. № 1616445 ССРС, МКІ Н01L 21/76 / Липко В. А., Макаренко Л. В., Трещун А. П.,

Горбань А. Н.<sup>1</sup>, Кравчина В. В.<sup>2</sup>

<sup>1</sup>Д-р фіз.-мат. наук, професор, Класичний приватний університет, Україна

<sup>2</sup>Канд. техн. наук, доцент Запорізька державна інженерна академія, Україна

### ОСОБЛИВОСТІ ФОРМУВАННЯ КОМПЛЕМЕНТАРНИХ ТРАНЗИСТОРІВ ДЛЯ ІМС З ДІЕЛЕКТРИЧНОЮ ІЗОЛЯЦІЄЮ ЕЛЕМЕНТІВ

У роботі оптимізовані процеси селективної епітаксії шарів кремнію на структурах Si-SiO<sub>2</sub>-Si\*, процеси формування діелектричної ізоляції і дифузійних областей комплементарних біполярних транзисторних структур. При формуванні повної діелектричної ізоляції елементів ІМС проводиться окислювання межі між епітаксійними шарами епімоно-Si і епі-Si\*, розташованої під кутом 55° до поверхні. У цьому випадку градієнт механічних напруг спрямований або до крайової області об'єму моно-Si або до об'єму шару епі-Si і утворення механічних напруг достатніх для генерації дефектів у шарі епімоно-Si не відбувається. При товщині епітаксійної плівки 3,0–4,0 мкм характеристики комплементарних транзисторів склали величини  $U_{ке} > 20$  В і  $\beta \geq 60$ .

**Ключові слова:** комплементарні біполярні транзистори, діелектрична ізоляція, селективна епітаксія, струм просочування.

Gorban A. N.<sup>1</sup>, Kravchina V. V.<sup>2</sup>

<sup>1</sup>Doctor of science, professor Classical private university, Ukraine

<sup>2</sup>Associate professor the chair of FBME, doctor of science, Zaporozhye state engineering academy, Ukraine

### FEATURES OF FORMATION OF BIPOLAR TRANSISTOR FOR IC WITH DIELECTRIC ISOLATION OF ELEMENTS

The processes of a selective epitaxy of silicon layers on the structures Si-SiO<sub>2</sub>-Si\*, formation of dielectric isolation and diffusive areas of complementary bipolar transistor structures are optimized in the work. Complete dielectric isolation of elements IC in episilicon is reached at the expense technology of the structures Si-SiO<sub>2</sub>-Si\* association with the LOCOS technology. Oxidation of the border between layers epimono-Si and epi-Si\* is formatted of complete dielectric isolation of elements IC. In this case the border is located at an angle 55° to the surface. In this case the gradient of mechanical tension is directed either to regional area of volume epimono-Si or to layer volume epi-Si\* and appearance of mechanical tension, sufficient for emergence of defects in a layer epimono-Si doesn't happen. Processes of emitter-region diffusion are optimized, which increased the factor of injection of p-n-p-transistors and improved similarity of characteristics of complementary transistors. Epitaxy layers being 3,0–4,0 mcm thick, breakdown tension  $U_{ce} \geq 20$  V and  $\beta \geq 60$ .

**Keywords:** complementary bipolar transistor, dielectric isolation, leak current, selective epitaxy.

### REFERENCES

1. Gorban A. N., Kravchina V. V. Razrabotka konstrukcii i tehnologii komplementarny'x tranzistorov dlia radionnostojkix IMS. *Tehnologija i konstruirovanie v e'lektronnoj apparature*, 2011, No. 3. pp. 23–27.
2. Lipko V. A., Makarenko L. V., Treshun A. P., Kravchina V. V., Sineokij V. N. Sposob izgotovleniia kremnievy'x struktur s die'lektricheskoi izoliaciej: patent № 1616445, Zaiavitel' i sobstvenik patenta OKB E2 Imis. zaiavl. 1988. opubl. 1990. biul. № 15, 1990.
3. Kostenko V. O., Kravchina V. V., Gomolskij D. M. Sposob izgotovleniia kremnievy'x struktur s kombinirovanoj die'lektricheskoi izoliaciej komplementarny'x tranzistorov: patent na poleznuju model' № 1261524. Ukraina: MPK H01L 21/

Kravchina V. V., Sineokij V. N.; Zaiavitel' i sobstvennik patenta: OKB «Элмис». – заявл. 26.09.1988. опубл. 22.08.1990. бюл. №. 15. – 1990.

3. Спосіб виготовлення кремнієвих структур з комбінованою діелектричною ізоляцією комплементарних транзисторів: патент на корисну модель №27068, Україна, МКІ Н01L 21/70 / Костенко В. О., Кравчина В. В., Гомольський Д. М.; заявитель и собственник патента: Запорізький національний університет; заявл. 2006. опубл. 2007, бюл. № 16. – 2007.
4. Спосіб виготовлення інтегральних мікросхем з комплементарними транзисторами Декларационний пат. 29594А Україна, Н01L 21/76 / Горбань А. Н., Кравчина В. В., Костенко В. О.; Заявитель и собственник патента: Запорізький національний технічний університет. – заявл. 2003. опубл. 2004. бюл. № 8. – 2004.
5. Горбань, А. Н. Формирование полупроводниковых приборов на КНИ структурах / А. Н. Горбань, В. В. Кравчина // Матеріали І Міжнародної науково-практичної конференції «Актуальні проблеми прикладної фізики», АППФ-2012, 24–28 вересня, Севастополь, Україна. – С. 61–62.

Стаття надійшла до редакції 16.11.2012.

Після доробки 24.01.2013.